MN14823/MN14826(MN1480 Series 代表例-2)

周波数シンセサイザ・チューナ用CMOS 4ビット・1チップ・マイクロコンピュータ
CMOS 4-Bit Single-Chip Microcomputers for Frequency Synthesizer TV Tuning Systems

T-49-19-04

■ 概　要

MN14823, MN14826は，チューニング用PLL回路、音量制御用6ビットD/Aコンバータを1つ内蔵したCMOS 4ビット・マイクロコンピュータで，周波数シンセサイザ方式TVチューナの制御に用いることができます。

■ Description

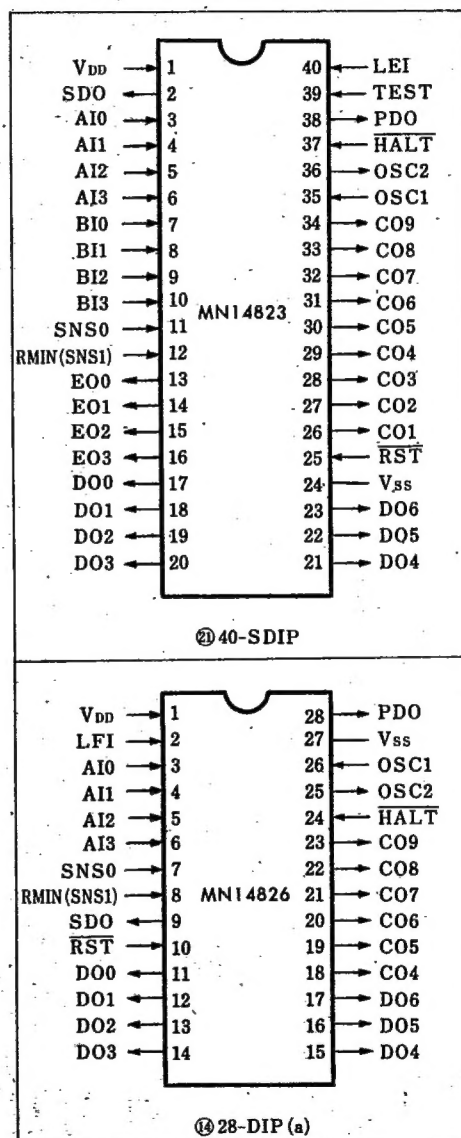
The MN14823, MN14826 are 4-bit single-chip microcomputers with a PLL circuit and a 6-bit DAC, and are best suited for frequency-synthesizer TV tuning systems.

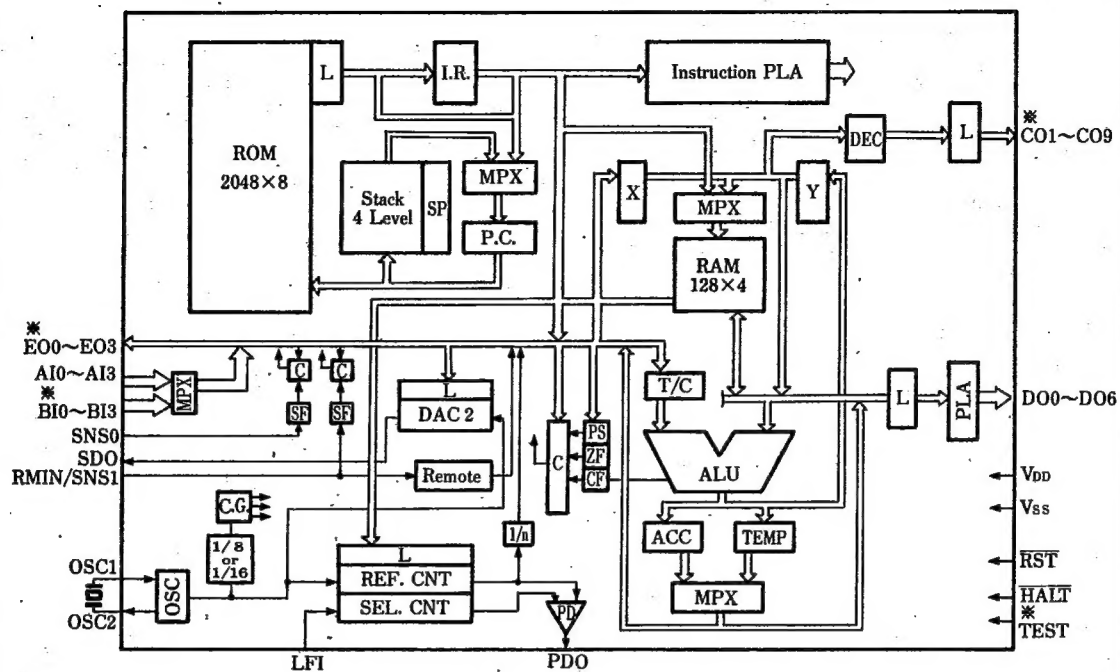
■ 特　徴

- マイクロコンピュータ部
  - ROM　：2Kバイト×8ビット
  - RAM　：128ワード×4ビット
  - 命令　：MN1400シリーズと基本的にコンパチブル（133ページ参照）
  - 命令サイクル：標準6 μs
- チューニング用PLL回路部
  - 基準クロック発振　：1～8 MHz
  - プリスケーラ　：1/64または1/256外付
  - プログラマブルカウンタ：基準周波数用 13ビット／選局用 14ビット（最高入力周波数16 MHz）
  - 位相検出器　：繰返し周波数(1kHzまたは2kHz)
- 音量制御用D/Aコンバータ部
  - 6ビット　64段
  - 繰返し周波数（標準）7.8kHz
- +5V単一電源動作
- MN14823：40ピン・プラスチックSDILパッケージ
  MN14826：28ピン・プラスチックDILパッケージ

■ 端子配置図／Pin Assignments

㉑40-SDIP

⑭28-DIP (a)

■ ブロック図／Block Diagram

T-44-19-04

注）BI0～BI3, CO1～CO3, EO0～EO3, TESTはMN14823のみ使用できます。

■ 命令マップ／Instruction Map

U \ L	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	NOP	TAX	TYA	TAY	AND	OR	XOR	A	CPL	C	ST	STIC	STDC	L	LIC	LDC
1	OTE	OTMD	OTD	TAPR	INA	INB	RCO	SCO	TACL	TACU	TCAL				SL	RET
2	LD				STD				RC	RP	SC	SP	ICY	DCY	ICM	DCM
3	LX								BANK	UPX	BSN0	BS0	BSN1	BS1	BSN01	BS01
4	JMP								CAL							
5	LI															
6	LY															
7	ANDI															
8	AI															
9	CI															
A	CY															
B	SM															
C	RM															
D	TB															
E	TXA	SKIP	BNZ	BZ	BNC	BC	BNCZ	BCZ	BNP	BP	BNPZ	BPZ	BNPC	BPC	BNPCZ	BPCZ
F	OTIE															

▱ 2-cycle Instruction

■ 機能説明

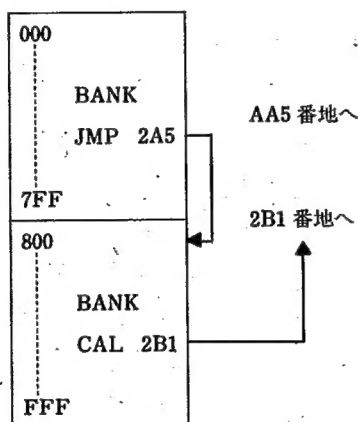
マイクロコンピュータ部は，MN1400を拡張したもので，以下MN1400の基本アーキテクチャと異なる点を中心に記します。詳細はMN1400シリーズ・ユーザーズマニュアルを参照してください。

1. ROM

最大4Kバイトまで、使用可能な構造になっています。それに伴い，次の命令が追加されます。

(1) BANK

命令コード　38…「BANK」

ROM4Kバイトのうち，前半2KバイトをBANK0，後半2KバイトをBANK1とし，BANK命令実行直後のJMPまたはCALによってBANKを切り換えます。(BANKは，JMP，CALの直前のみ有効です。)

注) MN14823, MN14826では，ROMを2Kバイト(BANK0)のみ内蔵しています。

2. RAM

最大256ワードまで使用可能な構造になっています。それに伴い，次の命令が追加されます。

(1) UPX命令コード　39……「UPX」

UPX命令直後のLX命令で，X：8～Fを指定します。(UPXはLXの直前のみ有効でそれ以外の場所での使用は禁止されています。また，TAXでは直接X=0～Fにできます。)

注) MN14823, MN14826では，RAMを128ワードのみ内蔵しています。

T-49-19-04

(2) TXA命令コード　E0……「TXA」

Xレジスタの内容がACCに移されます。

移されたデータが0の場合にはZFがセットされ，0でない場合はリセットされます。

(例)

```
UPX
LX    2………(X=A)
 :
LX    2………(X=2)
```

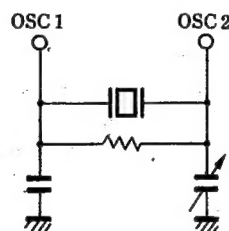
3. サブルーチン

4レベルまで使用可能です。(MN1400の基本アーキテクチャでは2レベル)

4. OSC

基準発振には水晶振動子を使用します。接続は下図のようにします。

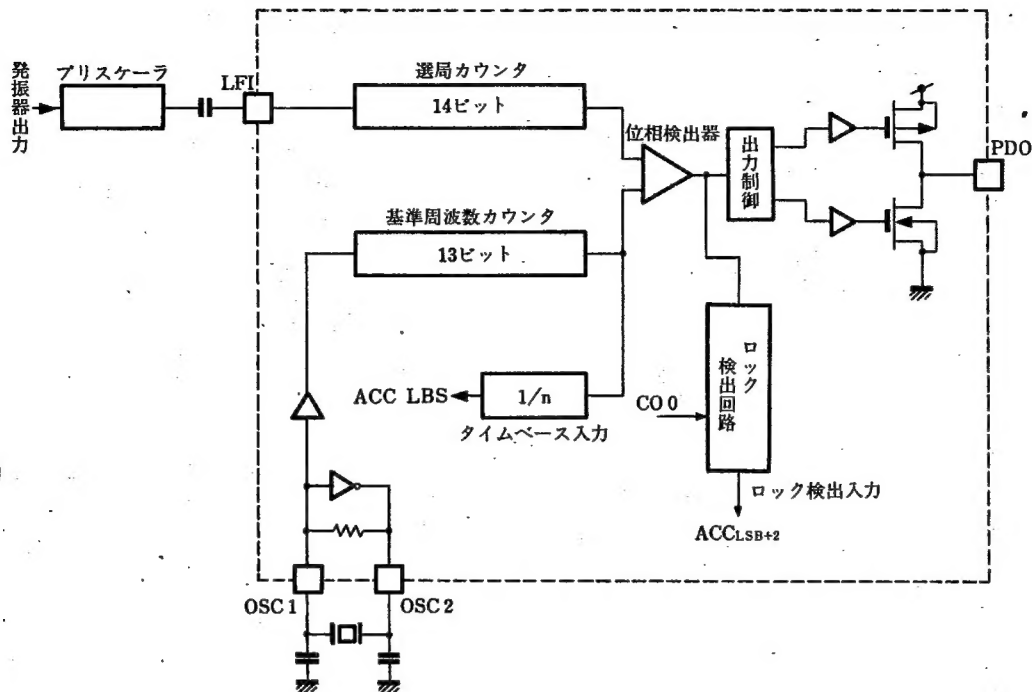
発振周波数：fosc=1～8MHz

外部発振回路使用の場合は，OSC1が入力端子となります。

5. クロック発生器

マイクロコンピュータのクロック発生器は，f=fosc/8 またはfosc/16の信号から3相クロックCP1, CP2, CP3を発生します。したがって，1サイクル命令の実行時間は，$T_c=3\times1/f$となります。

T-49-19-04

6. PLL 回路

MN14823, MN14826 には下図の構成の PLL 回路が内蔵されています。

7. 基準周波数カウンタ

13 ビット・プログラマブルカウンタで，マスク ROM 化の際にマスクオプションにより，1/16～1/8000 の任意分周比にセットできます。

また，下位 9 ビットまでは，マイクロコンピュータ部で制御することも可能です。この場合，RAM の M(3, F) が下位 4 ビットに対応します。5 ビット目から 8 ビット目までの 4 ビットは TAPR 命令を実行することにより，ACC のデータを設定できます(後述)。9 ビット目は CO10 出力に対応します。この場合，後述の選局カウンタのデータセットの際，M(3, F) は使用できなくなります。分周比データのコントロールは，選局カウンタのデータ転送と同様に CO 0 を用います。

注) マスクプログラマブル仕様―PLL カウンタの組み合わせオプションを参照してください。

- TAPR

命令コード　13………「TAPR」

ACC の内容が PLL の基準周波数カウンタの 5 ビット目から 8 ビット目のラッチに転送されます。

(例)

Li　5
TAPR　} → 基準周波数カウンタのラッチに

BIT8	BIT7	BIT6	BIT5
0	1	0	1

がセットされます。

8. 選局カウンタ

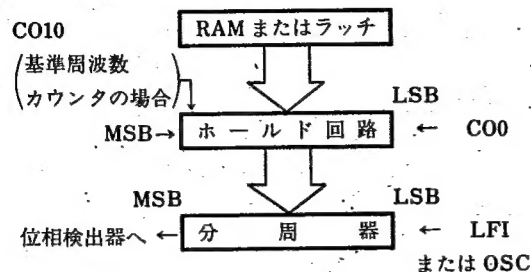
14 ビット・プログラマブルカウンタで，入力端子 LFI に入力された信号を 1/64～1/16000 に任意分周し，位相検出器に出力します。

分周比は，RAM の M(3, F), M(2, F), M(1, F), M(0, F) によってセットできます。

注) マスクプログラム仕様―PLL カウンタの組み合わせオプションを参照してください。

T-49-19-04

9. 分周比データの制御

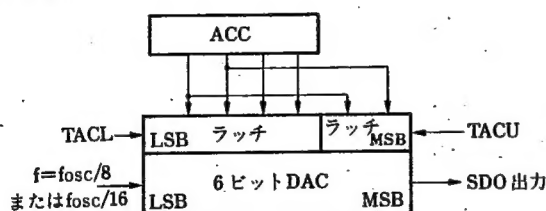
分周比データは，CO0 {セット→HOLD / リセット→転送} でコントロールされます。

10. 位相検出器（PDO）

基準周波数カウンタ出力信号が，選局カウンタ出力信号に比較して

進相のとき	PDO 出力	ローレベル
遅相のとき	PDO 出力	ハイレベル
同相のとき	PDO 出力	ハイインピーダンス

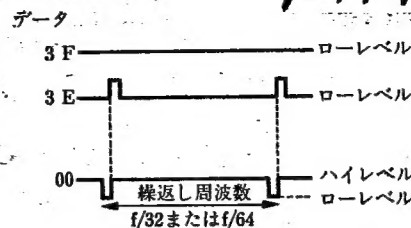
となります。

11. SDO

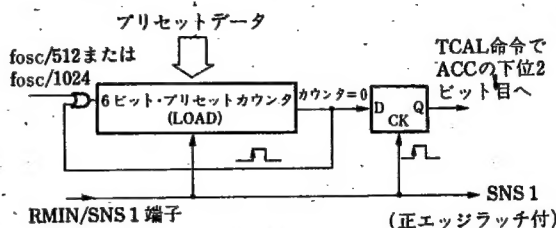
音量制御用の6ビットD/Aコンバータです(5ビットも可能)。マイクロコンピュータとの接続は下図のようになっています。

(1) 音量レベルセット命令

TACL………ACC の値を DAC の下位4ビットにラッチします。

TACU………ACC の値を DAC の上位2ビットにラッチします。

(2) 音量出力波形（標準）

注) MN14823, MN14826 では上記の波形を標準とします。SDO の波形はマスクオプションにより極性を反転できます。

12. リモコン受信回路

RMIN/SNS 1 の入力には下記の回路を内蔵しています。

13. タイムベース（時間基準）

基準周波数カウンタ出力を分周した信号を，マイクロコンピュータ部の ACC(LSB) に TCAL 命令で直接入力できます。

分周比は次の中から選択することができ，マイクロコンピュータのプログラム上の時間基準として利用できます。

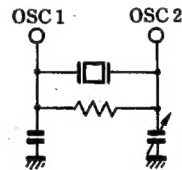
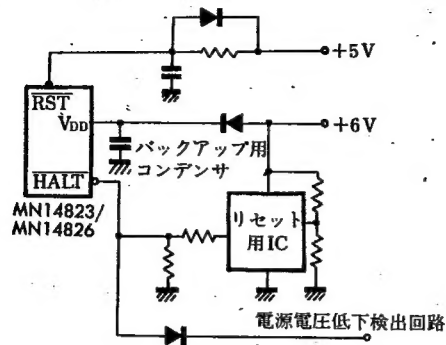
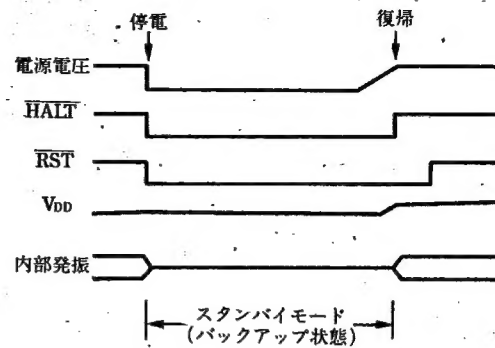
分周比　1/2, 1/4, 1/8……デューティ 1：1

　　　　1/5, 1/10　……デューティ 3：2

14. スタンバイモード

$\overline{\text{HALT}}$ 端子をローレベルにすることにより，MN14823, MN14826 は1サイクル以内に動作を停止してスタンバイモードになります。このとき，

- 発振停止
- A, B ポート入力端子および SNS 入力端子はプルダウン
- 出力端子はすべてローレベル
- 出力ポートラッチはすべてリセット
- RAM はホールド状態(データを保持)

スタンバイモードからの復帰は，$\overline{\text{RST}}$ 端子をローレベルにしたまま $\overline{\text{HALT}}$ 端子をハイレベルに戻すことにより発振を開始します。その後 $\overline{\text{RST}}$ 端子をハイレベルにすると，ROM アドレス0番地より実行します。

(例) 停電時のRAMバックアップ用回路

■ 端子説明

端子名	入出力	機能
V_{DD}	電源	電源供給端子　　標準+5V
V_{SS}	電源	接地端子　　　　0V
OSC1 OSC2	発振	発振端子 水晶振動子を接続します。 フィルタを接続します。 OSC1　OSC2
AI0~AI3	入力	4ビット並列入力端子 命令 INA によって ACC の BIT0~3 にデータがセットされます。
BI0※ BI1※ BI2※ BI3※	入力	4ビット並列入力端子 命令 INB によって ACC の BIT0~3 にデータがセットされます。
SNS0	入力	センス入力端子
RMIN (SNS1)	入力	リモコン受信回路およびエッジまたはレベルのラッチを内蔵しています。
EO0※ EO1※ EO2※ EO3※	出力	4ビット並列の出力ポート
SDO	出力	音量制御用 D/A コンバータ出力 ローパスフィルタに接続します。
CO1※~CO3※ CO4~CO9	出力	ディスクリート出力

T-49-19-04

■ 端子説明(つづき)

端子名	入出力	機能
$\overline{HALT}$	入力	スタンバイ・モード入力端子（通常ハイレベル） ローレベルを入力すると、 ●発振停止 ●MN14823/MN14826 はすべての動作を停止 ●RAM の内容は保持 ●AI0～3, BI0～3, SNS0, 1 の入力端子はプルダウン ●出力端子はローレベル の状態になります。 ハイレベルに戻すと再び発振を始めます。
TEST※	入力	テスト端子
$\overline{RST}$	入力	リセット端子（通常：ハイレベル） ローレベルを入力すると、 ●ROM アドレス：0 番地 ●フラッグ(PS, CF, ZF)：リセット ●センス入力のラッチ：リセット ●C ポートラッチ：リセット ●C ポート出力：ローレベル ●D ポートラッチ：リセット ●D ポート出力：D ポート PLA の 0 番地を出力 ●E ポートラッチ：リセット※ ●E ポート出力：ローレベル※ の状態になります。
LFI	入力	選局カウンタの入力端子 プリスケーラから入力します。 VCO→[プリスケーラ 1/64 or 1/256]→LFI
PDO	出力	位相検出器出力 ローパスフィルタに接続します。
DO0～DO6	出力	7 ビット PLA の出力ポート

※BI0～BI3, CO1～CO3, EO0～EO3, TEST は MN14823 のみ使用できます。

■ マスクプログラマブル仕様

●入力ポート

入力端子	オープン	プルアップ
AI0		
AI1		
AI2		
AI3		
BI0※		
BI1※		
BI2※		
BI3※		

●SNS0

項目		有無
プルアップ	有	
	無	
ラッチ	有	
	無	
ラッチモード	レベル	
	エッジ	
極性	正	
	負	

※BI0～BI3, CO1～CO3 は MN14823 のみ使用できます。

マイクロコンピュータ(4-Bit)

●fosc

	MHz

●f=fosc/8 または fosc/16

fosc/8		kHz
fosc/16		

●RMIN(SNS1)

項目		有無
プルアップ	有	
	無	
ラッチ	有	
	無	
ラッチモード	レベル	
	エッジ	
極性	正	
	負	
リモコン受信回路	有	
	無	

リモコン受信回路使用時には、プルアップを除くオプションは矢印のように固定されます。

●リモコン受信回路

プリセットカウンタのプリセット値					
5 MSB	4	3	2	1	0 LSB

プリセットカウンタ入力周波数	f/32		kHz
	f/64		

●Cポート出力

出力端子	プッシュプル	オープンドレイン
CO1※		
CO2※		
CO3※		
CO4		
CO5		
CO6		
CO7		
CO8		
CO9		

●SDO

	プッシュプル	オープンドレイン	極性	
			標準	逆極性
SDO				

データ"3F"のときロー(本仕様書どおり)
データ"3F"のときハイ(本仕様書と逆極性)

●音声DAC

分解能	1/32		
	1/64		
繰返し			kHz

●LFI

ロック時最高入力周波数
MHz

●PDO

標準周波数
Hz

●基準周波数カウンタ

標準分周比
(10進)
(16進)

●タイムベース

分周比	1/2	
	1/4	
	1/8	
	1/5	
	1/10	

—デューティ1:1 (1/2, 1/4, 1/8)
—デューティ3:2 (1/5, 1/10)

標準周波数
Hz

※BI0~BI3, CO1~CO3はMN14823のみ使用できます。

●Dポート

プッシュプル	
オープンドレイン	

●D ポート PLA

	AND ゲート入力										D ポート出力						
	$\overline{DLPS}$	DLPS	$\overline{DL3}$	DL3	$\overline{DL2}$	DL2	$\overline{DL1}$	DL1	$\overline{DL0}$	DL0	DO6	DO5	DO4	DO3	DO2	DO1	DO0
AND1																	
AND2																	
AND3																	
AND4																	
ADN5																	
AND6																	
AND7																	
AND8																	
AND9																	
AND10																	
AND11																	
AND12																	
AND13																	
AND14																	
AND15																	
AND16																	
AND17																	
AND18																	
AND19																	
AND20																	
AND21																	
AND22																	
AND23																	
AND24																	

●PLL カウンタの組合わせオプション

オプション		組合わせ	14	13	12	11	10	9	8	7	6	5	4	3	2	1 (LSB)
	1	基準周波数カウンタ						CO10	TAPR BIT3	TAPR BIT2	TAPR BIT1	TAPR BIT0	M(3,F) BIT3	M(3,F) BIT2	M(3,F) BIT1	M(3,F) BIT0
		選局カウンタ	0	0	M(2,F) BIT3	M(2,F) BIT2	M(2,F) BIT1	M(2,F) BIT0	M(1,F) BIT3	M(1,F) BIT2	M(1,F) BIT1	M(1,F) BIT0	M(0,F) BIT3	M(0,F) BIT2	M(0,F) BIT1	M(0,F) BIT0
	2	基準周波数カウンタ														
		選局カウンタ	M(3,F) BIT1	M(3,F) BIT0	M(2,F) BIT3	M(2,F) BIT2	M(2,F) BIT1	M(2,F) BIT0	M(1,F) BIT3	M(1,F) BIT2	M(1,F) BIT1	M(1,F) BIT0	M(0,F) BIT3	M(0,F) BIT2	M(0,F) BIT1	M(0,F) BIT0

↑ いずれかの組を選択します。(○印記入)

その後、空欄にデータ（0または1）を記入してください。

注）選局カウンタ側に0がすでに入っているビットは0に固定です。

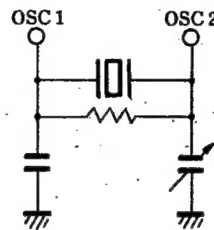
■ 絶対最大定格／Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit
電源電圧	V_{DD}	−0.3〜8.0	V
入力電圧	V_I	−0.3〜V_{DD}+0.3	V
出力端子電圧	V_O	−0.3〜V_{DD}+0.3	V
尖頭出力電流	$I_{OH(peak)}$	−10	mA
	$I_{OL(peak)}$	30	mA
平均出力電流	$I_{OH(avg)}$*	−5	mA
	$I_{OL(avg)}$* DO0〜6を除く	3	mA
	$I_{OL(avg)}$* DO0〜6	35	mA
動作周囲温度	T_{opr}	−20〜+70	°C
保存温度	T_{stg}	−55〜+125	°C

*いかなる 100ms の期間に対しても適用される。

■ 動作条件／Operating Conditions (V_{SS}=0V, Ta=−20°C〜+70°C)

Item	Symbol	Condition	min.	typ.(注2)	max.	Unit
電源電圧 注1)	V_{DD}		4.5	5	5.5	V
命令実行時間	t_c			6		μs
OSC1 発振周波数 注3)						
クロック周波数	f_{osc}				8	MHz

注1) リプルは 0.2V 以下（ピーク値）
注2) 標準値とは 5V, 室温時の値を示す。
注3) 発振回路

■ 電気的特性／Electrical Characteristics (V_{DD}=5V, Ta=−20°C〜+70°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流 注1)	I_{DD}	Ta=25°C, 外付負荷なし			6	mA
消費電力	P_{tot}	fosc=8MHz, f_{LFI}=4MHz			30	mW
スタンバイ時電流 注1)	I_{SB}	外付負荷なし			50	μA
入力端子 1 注2) (オープン入力端子) $\overline{RST}$ 端子 注3), $\overline{HALT}$ 端子						
電圧ハイレベル	V_{IH1}		3.5		V_{DD}	V
電圧ローレベル	V_{IL1}		V_{SS}		0.8	V
入力リーク電流	I_{ILK}	V_I=5V, Fig. 4 参照			±30	μA
入力端子 2 注4) (プルアップ入力端子)						
電圧ハイレベル	V_{IH2}		3.5		V_{DD}	V
電圧ローレベル	V_{IL2}		V_{SS}		0.8	V
入力電流	I_{I2}	V_I=0.8V		−90	−200	μA
入力端子 3 (LFI)						
入力電圧	V_{IN3}		0.5		5	V_{p-p}
入力周波数	F_{IN}				4	MHz
入力電流	I_{I3}	V_I=V_{SS}〜V_{DD}			±30	μA

注1) Fig.1 参照　注2) Fig.2 参照　注3) Fig.5 参照　注4) Fig3, Fig.4 参照

■ 電気的特性(つづき)/Electrical Characteristics (Cont'd)

Item	Symbol	Condition	min.	typ.	max.	Unit
出力端子1 注5) (CO1~9, SDO, EO0~3)						
電圧ハイレベル 注6)	V_{OH1}	V_{DD}=5.0V, I_{OH}=−100μA	4			V
電圧ローレベル	V_{OL1}	V_{DD}=5.0V, I_{OL}=2mA			0.5	V
出力リーク電流 注7)	I_{OLK1}	V_O=V_{SS}~V_{DD}			±30	μA
出力端子2 注5) (DO0~6)						
電圧ハイレベル 注6)	V_{OH2}	V_{DD}=5.0V, I_{OH}=−100μA	4			V
電圧ローレベル	V_{OL2}	V_{DD}=5.0V, I_{OL}=28mA			1.9	V
出力リーク電流 注7)	I_{OLK2}	V_O=V_{SS}~V_{DD}			±30	μA
PDO端子 (PDO)						
ハイレベル出力電流	I_{OH}	V_O=3V	−0.8			mA
ローレベル出力電流	I_{OL}	V_O=2V	+0.8			mA
出力リーク電流	I_{OFF}	V_O=V_{SS}~V_{DD}			±200	nA
入力端子 (HALT端子, $\overline{RST}$端子, LFI端子を除く)						
入力電流	I_{I4}	V_{IN}=3V				μA
端子容量						
入力端子	C_I	V_I=2V		5		pF
出力端子	C_O	V_O=2V		10		pF
OSC端子	C_{OSC}	V_{OSC}=2V		10		pF

注5) 全出力端子はCMOS構造である。出力レベルはCMOSコンパチブル, Fig.6参照

注6) PUSH-PULLの場合のみ

注7) OPEN-DRAINの場合のみ

■ AC特性/AC Characteristics (V_{DD}=5V, Ta=−20~+70°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
$\overline{RST}$端子 注1) ($\overline{RST}$)						
ローレベル・パルス幅	t_{WRST}		t_c			μs
SNS1端子 注2) (SNS1)						
ハイレベルパルス幅	t_{WS1H}		20			μs
ローレベルパルス幅	t_{WS1L}		20			μs
立上り時間	t_{rs1}				6.5	μs
立下り時間	t_{fs1}				6.5	μs

注1) t_{WRST} 0.8V

● 1命令実行時間以上$\overline{RST}$端子がローレベルになればイニシャライズされる。

● Fig.5参照

注2)

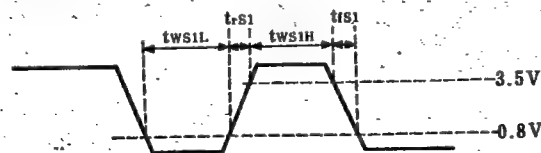
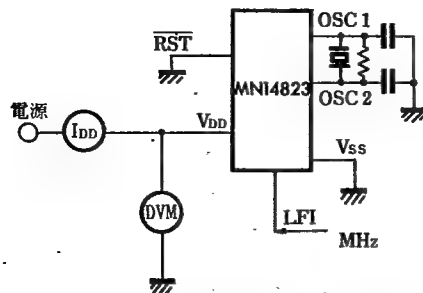



Fig. 1 電源電流(I_{DD})測定回路

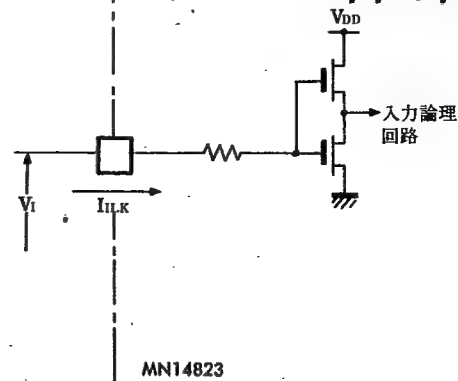



Fig. 2 入力回路(Fig. 4 参照)

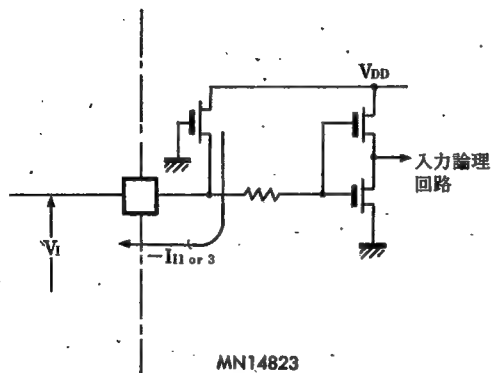



Fig. 3 プルアップ抵抗付入力回路および入力電流(Fig. 4 参照)

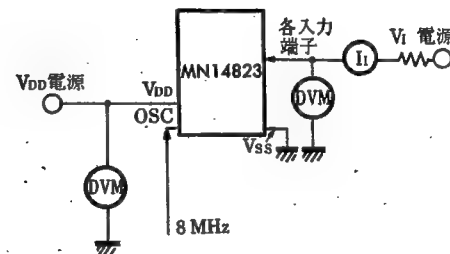



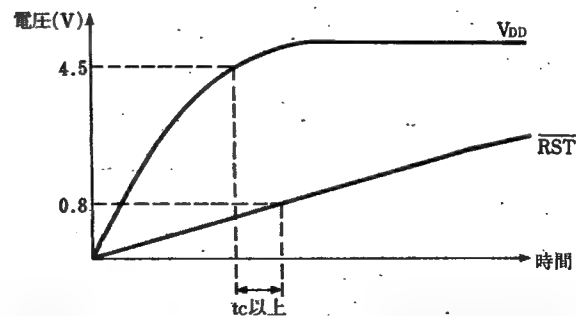
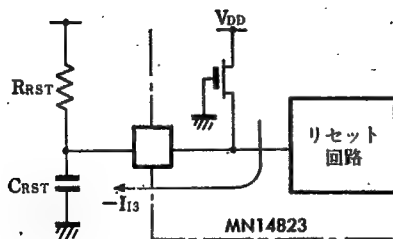
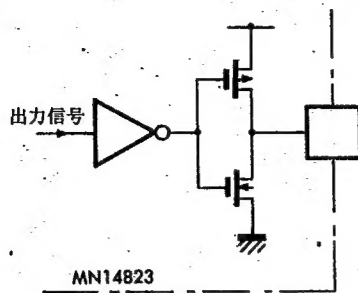
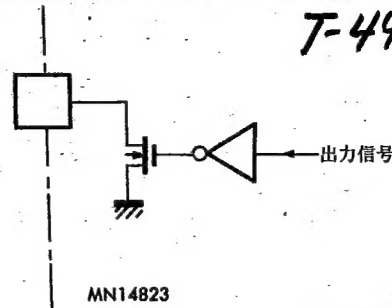
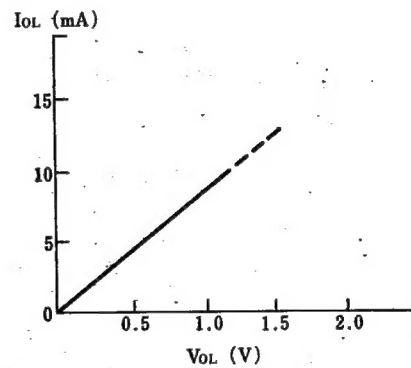
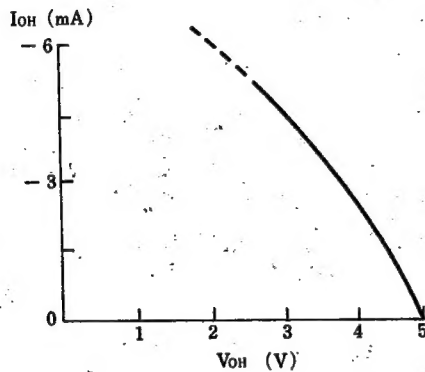
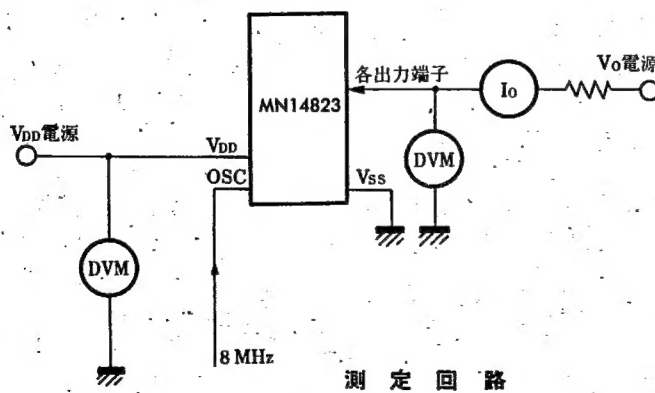
Fig. 4 入力電流測定回路

電源投入時にV_{DD}が4.5Vに立ち上がった後，1命令実行時間以上の間，$\overline{RST}$端子の電圧が0.8V以下に保持されるC_{RST}の値を選択する。

Fig. 5 イニシャルリセット回路および電圧波形

出　力　回　路

オープンドレイン出力回路

出　力　電　流

注）各入力端子は被測定出力端子がハイレベル（IOH測定）およびローレベル（IOL測定）になるように与える。

測　定　回　路

Fig. 6　出力回路，出力電流および測定回路

マイクロコンピュータ(4-Bit)

T-49-19-04

■ MN1410/1480 シリーズ端子配置図／MN1410/1480 Series Pin Assignments

MN1411

Pin	Signal	Pin	Signal
1	V_{SS}	22	KI5
2	KO1	21	KI4
3	KO2	20	KI3
4	KO3	19	KI2
5	KO4	18	KI1
6	KO5	17	C3
7	KO6	16	DAC
8	C1	15	V_{DD}
9	C2	14	OSC2
10	D1	13	OSC1
11	D2	12	D3

⑪22-DIP

MN1416

Pin	Signal	Pin	Signal
1	V_{SS}	28	DAC1
2	AI3	27	V_{DD}
3	AI2	26	OSC1
4	AI1	25	OSC2(C09)
5	AI0	24	CO8
6	BI1	23	CO7
7	BI0	22	CO6
8	EO0	21	CO5
9	EO1	20	DAC2
10	EO2	19	DO4
21	EO3	18	DO3
12	$\overline{RST}$	17	DO2
13	RMIN	16	DO1
14	TST	15	DO0

⑭28-DIP(a)

MN1418

Pin	Signal	Pin	Signal
1	V_{SS}	28	DO6·CO7
2	$\overline{RST}$	27	DO5
3	CO2	26	DO4
4	CO3	25	DO3
5	CO5	24	DO2
6	CO6	23	DO1·EO3
7	CO8	22	DO0·EO2
8	AI3	21	RMIN
9	AI2	20	DAC1·DAC2
10	AI1	19	DAC2·EO1
11	AI0	18	DAC3·EO0
12	OSC1	17	BI0
13	CO9·CO10·DAC4·OSC2	16	BI1
14	TST(CO4)	15	V_{DD}

⑭28-DIP(a)

MN1418

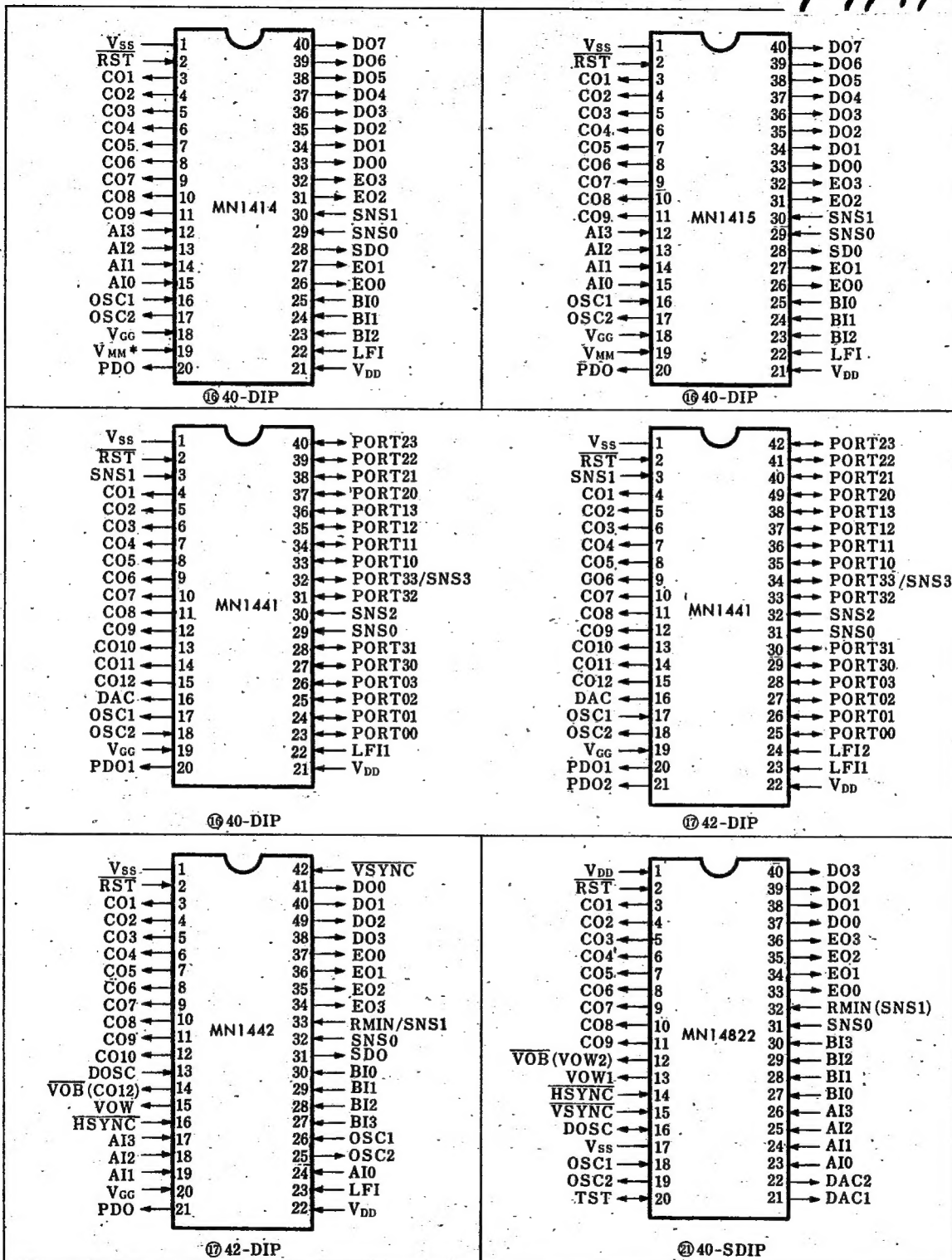
Pin	Signal	Pin	Signal
1	V_{SS}	40	DO7
2	$\overline{RST}$	39	DO6
3	CO1	38	DO5
4	CO2	37	DO4
5	CO3	36	DO3
6	CO4	35	DO2
7	CO5	34	DO1
8	CO6	33	DO0
9	CO7	32	EO3
10	CO8	31	EO2
11	CO9	30	SNS1
12	AI3	29	SNS0
13	AI2	28	DAC1
14	AI1	27	EO1
15	AI0	26	EO0
16	OSC1	25	BI0
17	OSC2	24	BI1
18	CO10·DAC4	23	BI2
19	TST	22	DAC2
20	DAC3	21	V_{DD}

⑯40-DIP

注1) 上記品種の主要特性は，MN1410/1480 Series 仕様一覧表(110, 111)をご覧ください。

注2) 詳細は，MN14821/14831, MN14823/14826(MN1410/1480 Series [代表例])とほぼ類似ですのでご参照ください。
なお，個々の品種についての仕様書も別途用意いたしております。

■ MN1410/1480 シリーズ端子配置図／MN1410/1480 Series Pin Assignments

T-49-19-04

注1) 上記品種の主要特性は，MN1410/1480 Series 仕様一覧表(111，112ページ)をご覧ください。

注2) 詳細は，MN14821/14831, MN14823/14826(MN1410/1480 Series [代表例])とほぼ類似ですのでご参照ください。
なお，個々の品種についての仕様書も別途用意いたしております。

T-49-19-04

■ MN1410/1480シリーズ端子配置図／MN1410/1480 Series Pin Assignments

MN14824

Pin	Name	Pin	Name
1	V_{DD}	40	CKO
2	DAC	39	TEST
3	AI0	38	CO10
4	AI1	37	$\overline{\text{OSCO}}$
5	AI2	36	OSC2
6	AI3	35	OSC1
7	BI0	34	CO9
8	BI1	33	CO8
9	BI2	32	CO7
10	BI3	31	CO6
11	SNS0	30	CO5
12	SNS1	29	CO4
13	EO0	28	CO3
14	EO1	27	CO2
15	EO2	26	CO1
16	EO3	25	$\overline{\text{RST}}$
17	DO0	24	V_{SS}
18	DO1	23	DO6
19	DO2	22	DO5
20	DO3	21	DO4

㉑40-SDIP

MN14825

Pin	Name	Pin	Name
1	V_{DD}	40	CKO
2	DAC	39	TEST
3	AI0	38	CO10
4	AI1	37	OSCO
5	AI2	36	OSC2
6	AI3	35	OSC1
7	BI0	34	CO9
8	BI1	33	CO8
9	BI2	32	CO7
10	BI3	31	CO6
11	SNS0	30	CO5
12	SNS1	29	CO4
13	EO0	28	CO3
14	EO1	27	CO2
15	EO2	26	CO1
16	EO3	25	$\overline{\text{RST}}$
17	DO0	24	V_{SS}
18	DO1	23	DO6
19	DO2	22	DO5
20	DO3	21	DO4

㉑40-SDIP

MN14827

Pin	Name	Pin	Name
1	V_{DD}	40	DAC2
2	DAC1	31	TEST
3	AI0	38	DAC3
4	AI1	37	DAC4
5	AI2	36	OSC2
6	AI3	35	OSC1
7	BI0	34	CO9
8	BI1	33	CO8
9	BI2	32	CO7
10	BI3	31	CO6
11	CO10	30	CO5
12	SNS1	29	CO4
13	EO0	28	CO3
14	EO1	27	CO2
15	EO2	26	CO1
16	EC3	25	$\overline{\text{RST}}$
17	DO0	24	V_{SS}
18	DO1	23	DO6
19	DO2	22	DO5
20	DO3	21	DO4

㉑40-SDIP

MN14832

Pin	Name	Pin	Name
1	V_{DD}	40	DO3
2	$\overline{\text{RST}}$	39	DO2
3	CO1	38	DO1
4	CO2	37	DO0
5	CO3	36	EO3
6	CO4	35	EO2
7	CO5	34	EO1
8	CO6	33	EO0
9	CO7	32	RMIN(SNS1)
10	CO8	31	SNS0
11	DAC3	30	BI3
12	$\overline{\text{VOB}}$(VOW2)	29	BI2
13	VOW1	28	BI1
14	$\overline{\text{HSYNC}}$	27	BI0
15	$\overline{\text{VSYNC}}$	26	AI3
16	DOSC	25	AI2
17	V_{SS}	24	AI1
18	OSC1	23	AI0
19	OSC2	22	DAC2
20	TST	21	DAC1

㉑40-SDIP

MN14833

Pin	Name	Pin	Name
1	V_{DD}	40	DO3
2	$\overline{\text{RST}}$	39	DO2
3	CO1	38	DO1
4	CO2	37	DO0
5	CO3	36	EO3
6	CO4	35	EO2
7	CO5	34	EO1
8	CO6	33	EO0
9	CO7	32	RMIN(SNS1)
10	CO8	31	SNS0
11	CO9	30	BI3
12	$\overline{\text{VOB}}$(VOW2)	29	BI2
13	VOW1	28	BI1
14	$\overline{\text{HSYNC}}$	27	BI0
15	$\overline{\text{VSYNC}}$	26	AI3
16	DOSC	25	AI2
17	V_{SS}	24	AI1
18	OSC1	23	AI0
19	OSC2	22	DAC2
20	TST	21	DAC1

㉑40-SDIP

注1) 上記品種の主要特性は、MN1410/1480 Series 仕様一覧表(112, 113ページ)をご覧ください。

注2) 詳細は、MN14821/14831, MN14823/14826(MN1410/1480 Series [代表例])とほぼ類似ですのでご参照ください。
なお、個々の品種についての仕様書も別途用意いたしております。